

LSI設計入門



まえがき

近年、半導体製造技術の進歩に伴い、プロセスの微細化が進み大規模なLSIが実現できるようになった。そのため、従来なら複数のLSIで構成されていたシステムが一つのLSIで実現可能なシステムLSIの時代となり、パソコン用のCPUに代表される高速動作のLSIや携帯端末に代表されるような低消費電力を実現するLSIなど、常にその時代で要求される最先端のLSIを世の中に出してきたといえる。産業の「米」という云われ方をしてきたこともあった。

かつては、高品質を武器に半導体市場をリードしてきた日本は、世界市場の中で激しい競争にさらされている。特に、東アジア市場が世界をリードする時代に入り、海外企業との投資競争にも出遅れて、新しいビジネスモデルのファンダリが誕生してTSMCやUMCが急成長している。欧米の半導体企業は、そのためにTIのようにファブレス化している。また、ベンチャ企業にとっては、新しいアイデアを製品化する上で、量産までの投資を抑えられるという点では積極的に活用できる環境が整ったことになり、通信向け半導体を設計している会社が急成長している。日本の半導体企業が製品を絞らず、半導体のデパートのような品揃えをしていたために、IDMとしてメリットを生かせずかつASICの栄光を引きずってしまったことに敗因の1つがある。

その一方で、「ムーアの法則」(経験則)に従って大規模化してきたが、その製造能力と設計能力との差のバランスも重要であった。昔は、回路図エディタでゲート設計しレイアウトエディタでマニュアル設計をしていたのが、現在は、論理合成によりHDL言語で論理設計するのは当たり前で、今やC言語やSystemCなどで記述して動作合成できるまでになった。レイアウト設計では自動配置配線は当たり前になり、タイミングやシグナルインテグリティや歩留を考慮したDFMなども同時に設計できるようになって設計効率も飛躍的に伸びてきた。さらに、ローパワー設計や非同期問題のようなより複雑な設計も多くなり、検証すべき項目は指数関数的に拡大している。最新の設計環境では、LSIを設計や検証する半導体設計技術も年々複雑化し、開発期間は長期化する傾向にある。ここで使用するEDAツールも複雑になり設計者は大変である。これらはEDAツールを使うための技能であるため、早くなれて使うためのノウハウを習得する必要がある。

国際競争力を強化するために半導体企業は高度な設計人材を確保することが急務であると考えている。年々、設計者に要求される知識や技能のレベルも高くなっていく。本書では、企業内で活躍する半導体設計者向けに備えておいてほしい基本的な知識として、入門レベルの内容にポイントをおいてまとめた。出来る限り最先端の情報を盛り込んだつもりであるが、入手できる情報にも限りがあるのでご容赦ください。最後に、参考させてもらった書物の著者各位、インターネットの情報の作成者に深く感謝致します。少しでも皆様のお役に立ててもらえれば、幸いです。

以上

目次

第1章 半導体物性とデバイス特性	11
1. 半導体の物性	12
1-1 半導体とは	12
1-2 エネルギー順位	15
1-3 キャリア	16
1-4 N型半導体とP型半導体	23
1-5 PN接合	27
2. MOS構造	37
2-1 エネルギーバンド図	37
2-2 MOS構造のC-V特性	44
3. MOSトランジスタ	48
3-1 MOS構造と電気的特性	48
3-2 PMOSとNMOS	56
3-3 MOSトランジスタの基本回路	56
4. Bipトランジスタ	64
4-1 Bip構造と電気的特性	64
4-2 NPNとPNP	73
4-3 Bipトランジスタの基本回路	73
5. 配線	76
5-1 寄生抵抗	76
5-2 寄生容量	78
5-3 寄生インダクタンス	79
第2章 アナログ設計	81
1. CMOSアナログ回路	82
1-1 はじめに	82
1-2 MOSトランジスタの基本動作	85
1-3 増幅回路の基本	88
1-4 差動増幅回路	98
1-5 電流源回路	103

1 - 6	電圧源回路	107
1 - 7	フィードバック回路	110
2	OPアンプ回路	113
2 - 1	OPアンプの基本設計	113
3	PLL回路	122
3 - 1	PLL回路	122
3 - 2	PLLの基本設計	132
4	A/D変換回路	152
4 - 1	A/D変換回路	152
4 - 2	A/Dの基本設計	164
5	D/A変換回路	172
5 - 1	D/A変換回路	172
6	メモリ回路	181
6 - 1	メモリの種類	181
6 - 2	SRAM	183
6 - 3	FIFO	188
6 - 4	eDRAM	190
6 - 5	ROM	197
6 - 6	フラッシュメモリ	199
6 - 7	その他のメモリ	204
第3章 デジタル設計		209
1	HDLについて	210
1 - 1	HDLの概要	210
1 - 2	HDLを用いたLSI設計フロー	213
2	Verilog 記述	222
2 - 1	Verilog とは	222
2 - 2	モジュールの構造	228
2 - 3	組合せ論理回路	233
2 - 4	順序回路	240
2 - 5	階層設計	251
2 - 6	シミュレーション記述	256
3	VHDL記述	265

3 - 1	VHDLとは	265
3 - 2	VHDL基本構文	265
3 - 3	VHDL論理回路記述	274
3 - 4	組合せ回路と順序回路	282
3 - 5	VHDLの階層構造	285
3 - 6	可読性を良くする	287
3 - 7	テストベンチ	289
4	SystemVerilog 記述	294
4 - 1	SystemVerilog とは	294
4 - 2	主な検証	296
4 - 3	SystemVerilog の文法	298
4 - 4	ランダム検証	315
4 - 5	機能カバレッジ	320
4 - 6	スコアボード	324
4 - 7	その他の機能	326
4 - 8	VMM標準ライブラリ	327
5	カウンタ回路	330
5 - 1	フリップフロップ	330
5 - 2	カウンタ回路	335
第4章 システムLSIの開発 345		
1	システムLSIの設計フロー	346
1 - 1	全体の設計フロー	346
1 - 2	LSI仕様定義	348
1 - 3	機能設計	350
1 - 4	機能検証	353
1 - 5	論理合成	354
1 - 6	テスト設計	356
1 - 7	タイミング検証	359
1 - 8	形式検証	362
1 - 9	フロアプラン	363
1 - 10	電源配線と配置	365
1 - 11	CTS・配線	366

1 - 1 2	サインオフ検証	367
2	論理合成	370
2 - 1	論理合成制約	370
2 - 2	論理合成の手順	375
3	タイミング検証	387
3 - 1	タイミング検証	387
3 - 2	タイミング解析	389
3 - 3	STAの回路制約	398
3 - 4	STAの実施方法	405
3 - 5	統計的タイミング解析 (SSTA)	413
3 - 6	タイミング修正	419
4	テスト容易化設計	422
4 - 1	はじめに	422
4 - 2	故障モデル	426
4 - 3	故障シミュレーション	430
4 - 4	テストパターン生成	431
4 - 5	テスト容易化設計技術	433
4 - 6	EDAフロー (ツールチェーン)	457
4 - 7	故障解析	461
4 - 8	DFTのためのRTL設計	465
5	非同期検証	466
5 - 1	非同期検証	466
5 - 2	同期化設計	469
6	形式検証	483
6 - 1	形式検証とは	483
6 - 2	Formalityによる検証	487
6 - 3	Conformalによる検証	491
6 - 4	検証の具体的な回路例	492
第5章 レイアウト設計		499
1	アナログ・ブロック設計	500
1 - 1	ブロック設計	500
2	デジタル・モジュール設計	522

2 - 1	モジュール設計	522
3	静電破壊対策	533
3 - 1	静電気	533
3 - 2	静電破壊保護	536
4	チップ設計	542
4 - 1	レイアウト設計	542
4 - 2	階層化設計	547
4 - 3	レイアウト設計の各工程	548
5	DFMソリューション	569
5 - 1	アンテナ対策	569
5 - 2	ビア改善	569
5 - 3	CMP対策のメタル密度	571
5 - 4	光近接効果補正	573
6	ローパワーソリューション	575
6 - 1	ローパワーの必要性	575
6 - 2	ローパワー設計技術	575
6 - 3	ローパワーの設計フロー	576
第6章 システムLSIの製造		581
1	システムLSIの製造工程	582
1 - 1	前工程	583
1 - 2	後工程	584
2	LSI製造の前工程	585
2 - 1	フォトマスク	585
2 - 2	シリコンウェハ	588
2 - 3	LSI製造の前工程	592
3	LSI製造の後工程	617
3 - 1	後工程の製造フロー	617
3 - 2	組立工程	617
3 - 3	LSIパッケージ	621
第7章 開発環境		629
1	UNIX / LINUX	630

1 - 1	はじめに	630
1 - 2	ディレクトリ構成	630
1 - 3	シェルについて	631
1 - 4	シェルの種類	631
1 - 5	コマンド確認方法	632
1 - 6	設定ファイルについて	632
1 - 7	逆引きコマンドリファレンス	633
1 - 8	よく使うコマンド一覧	640
1 - 9	シェルスクリプト	642
1 - 10	Viエディタ	644
1 - 11	emacsエディタ	645
2 . Perl		648
2 - 1	Perl 概要	648
2 - 2	Perl スクリプトの実行方法、書き方	649
2 - 3	Perl の基本	650
2 - 4	関数	659
2 - 5	サブルーチン	666
2 - 6	文字列操作	670
2 - 7	正規表現	672
2 - 8	ファイル操作	686
2 - 8	応用例	691
第 8 章 開発ツール 695		
1 . ISE-Spartan 3E		696
1 - 1	開発環境	696
1 - 2	回路記述	696
1 - 3	RTLシミュレーション	703
1 - 4	論理合成	707
1 - 5	デバイス設定	709
1 - 6	配置配線	712
1 - 7	コンフィグレーション	714
2 . Quartus		718
2 - 1	はじめに	718

2 - 2	開発環境	718
2 - 3	回路記述	719
2 - 4	ブロック作成手順	726
2 - 5	シミュレーション手順	728
2 - 6	デバイス設定	733
2 - 7	ダウンロード	735
3	PSPICE (SPICE)	738
3 - 1	SPICEの概要	738
3 - 2	SPICEの記述	740
3 - 3	SPICEの解析	756
3 - 4	PSpiceの操作	760
3 - 5	SPICEモデル	768
第9章 測定器とノイズ 777		
1	オシロスコープ	778
1 - 1	オシロスコープとは	778
1 - 2	オシロスコープの操作	781
1 - 3	オシロスコープの基本測定	787
1 - 4	プローブ	790
1 - 5	測定誤差	792
1 - 6	テクニク	793
2	スペクトラム・アナライザ	798
2 - 1	スペクトラム・アナライザとは	798
2 - 2	スペクトラム・アナライザの操作	801
2 - 3	スペクトラム・アナライザの基本測定	809
3	ノイズ	824
3 - 1	ノイズとは	824
3 - 2	ノイズの分類	826
3 - 3	ノイズ対策	831
3 - 4	技術者の心構え	845
4	ジッタ	847
4 - 1	ジッタとは	847
4 - 2	ジッタ解析	851

第10章 品質と信頼性	853
1. 品質	854
1-1 品質システム	854
1-2 設計に役立つ品質知識	860
2. 信頼性	880
2-1 信頼性工学	880
2-2 設計に役立つ信頼性知識	883
第11章 知的財産	901
1. 知的財産	902
1-1 知的財産権とは	902
1-2 産業財産権	903
1-3 著作権	910
1-4 その他の権利	913
1-5 知財戦略	914
1-6 特許出願の方法	916
参考文献	919
索引	922