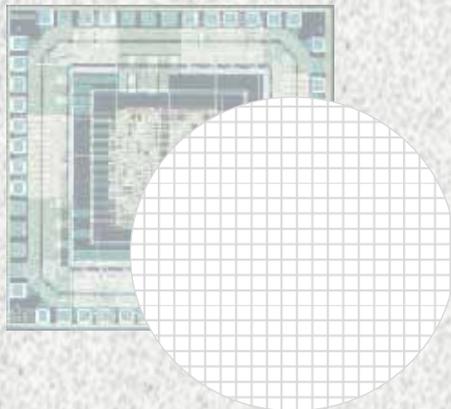


## 第2章 アナログ設計



## 第2章 アナログ設計

### 1. CMOSアナログ回路

#### 1-1 はじめに

アナログ回路とデジタル回路をワンチップに集積することが SoC では当たり前になってきた。本章では、CMOS の基本的なアナログ設計を説明する。CMOS アナログ回路の基本素子である MOS トランジスタの動作原理から、三接地回路、電流源と電圧源を中心としたバイアス回路、差動増幅回路などの主なアナログ回路要素技術と簡単な OP アンプまでを説明する。最後にそれらを実現するためのレイアウト設計と静電気対策について、巾広くアナログに関する知識をまとめた。さらに、電気回路や半導体物性や電磁気学などの広い知識が必要であり、事前に身につけておくことをお勧めする。

#### 1.1 アナログとデジタルの違い

アナログのイメージは連続的で曖昧さがあるという、デジタルのイメージは離散的で高精度というのが一般的である。しかし、自然界はすべてアナログ情報であり、生物にとって全ての動作はアナログ情報に基づいて行われている。従って、アナログ情報の良いところは人間的な感性の情報で、その情報の中に全ての情報が含まれているということである。しかし、雑音や歪みの影響を受けると元の情報と区別がつかなくなる。一方、デジタル情報に含まれる情報は、純粋にビット数と時間的分解能で決まるので、雑音や歪みの影響を受けにくく、元の情報を復元することが誤り訂正やデータ圧縮などの技術で、高精度に復元できる符号理論が活用でき発展を遂げている。

#### 1.2 アナログ回路とは

アナログ回路を設計するという事は、性能や信頼性などに関わるありとあらゆる事柄を定量的に考慮して設計し、設計した性能が出るように実装することをいう。

具体的には、アナログ回路はなんらかの物理量を主に電圧、または電流等に変換した後に、しかるべき処理を行い、必要があればなんらかの物理量に変換して出力することである。

アナログ回路には弱点があり、雑音や干渉、温度変化など外部要因に弱い。素子ばらつきの影響

を受けやすい。受動部品が必要になるため小型化に不向きである。さらに、アナログ回路で機能と性能を同時に実現しようとすると、必ずと言っていいほど、片方を良くすれば何かが悪くなるようなトレードオフ項目というものが存在する。設計する時には、それをきちんと把握して検証することが重要である。うまく最適化できれば、少ない素子で回路が実現できることが大きなメリットである。しかし、ここには落とし穴があり、素子数は少ないがデジタル部の素子よりも素子サイズは圧倒的に大きいのでエリアサイズで判断する。

### 1 . 3 アナログ設計の位置付け

現在は、ほとんどのLSIがCMOSプロセスで製造されており、全ての機能をワンチップに収めることができるようになった。顧客、設計、製造では当然、出来る限りデジタル回路で処理できるように設計して製造することがコストとして有利であることを望んでいる。しかし、自然界の物理量はアナログ情報なので、どうしてもアナログ回路を必要とするところが存在する。デジタル回路で実現できない自然界の物理情報とのインターフェイス（I/Fと略す）にはどうしてもアナログI/Fが必要となる。デジタル技術を現実世界で機能させるためには、**図1.1**に示すようにアナログ回路がどうしても必要となる。

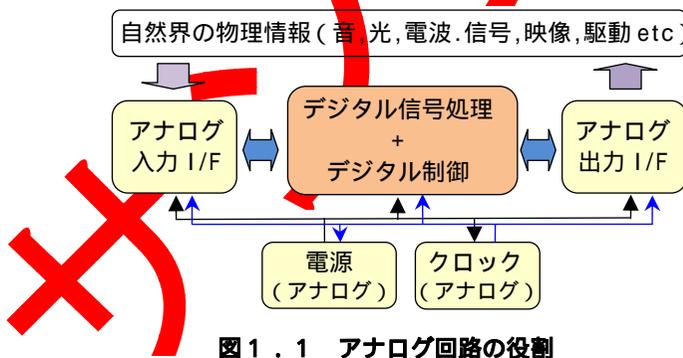


図1.1 アナログ回路の役割

### 1 . 4 アナログ回路の設計フロー

アナログ回路の理想的な設計フローを**図1.2**に示す。経験豊富なアナログ設計者は基本的なアーキテクチャー設計と信号の流れを理解すると、スペックを見てトランジスタレベルの回路構成(トポロジー)をイメージして回路動作を考える事が出来るといわれている。アナログ設計では流用設計が多いので、全くゼロの状態から設計することは稀なので、検証までを含めて効率的な設計フローを構築することも重要である。

## 第2章 アナログ設計

アナログの回路検証ツールはいまだにSPICEしかないので、素子レベルまでの検証は設計者の経験に依存する比率がまだ高い。そこがアナログ回路の設計の弱点でもあり難しさでもある。

そのため、アナログ回路の設計者には、電気回路、電磁気学、半導体物性など広い知識が必要であり、設計中にはトレードオフやネック技術が発生するので、バランス感覚を持ち合わせて、あらゆる可能性に気配りできる技術者がアナログ設計に向いているようである。

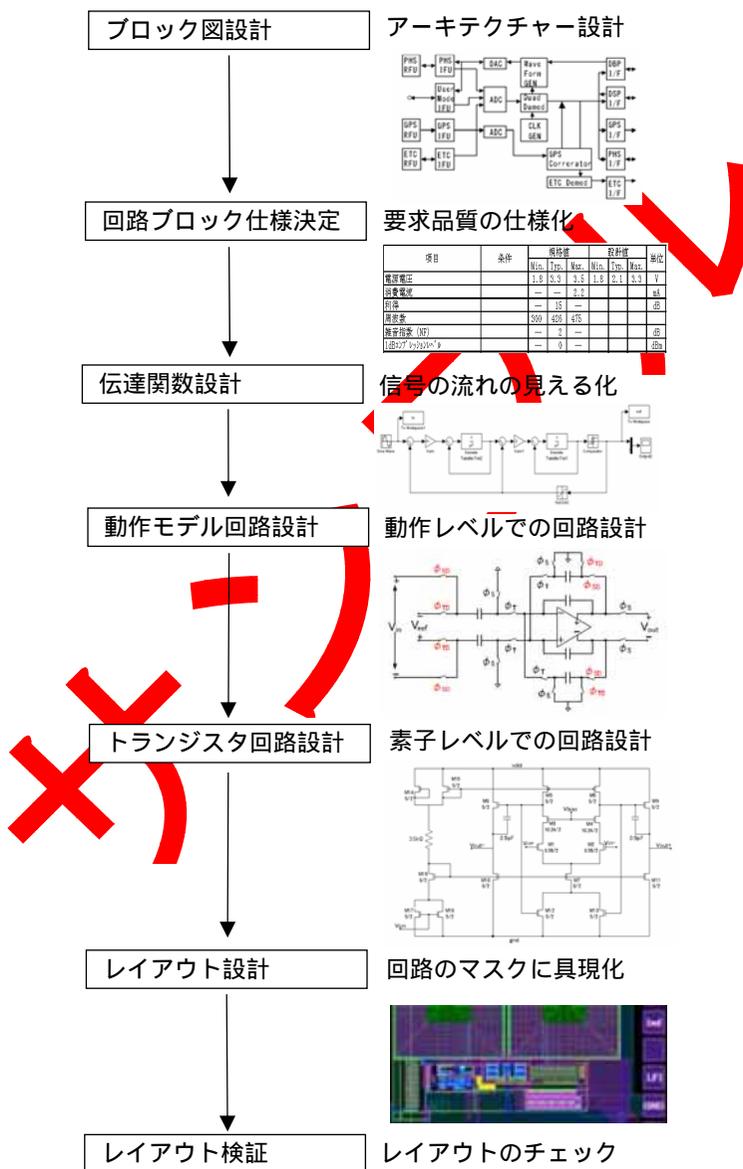


図1.2 アナログ回路の設計フロー（階層設計）