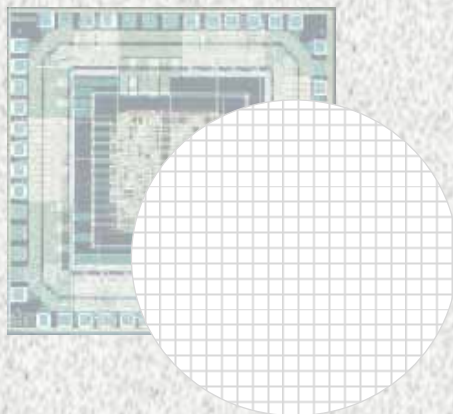


第6章 システムLSI の製造



第6章 システムLSIの製造

1. システムLSIの製造工程

LSIの製造工程は、前工程（ウエーハプロセス）と後工程（組立・検査）に分類できる。前工程はシリコンウエーハに、洗浄、成膜（酸化膜、金属膜）、リソグラフィ（露光、エッチング）、不純物拡散などを繰り返して、トランジスタや金属配線を形成する。後工程では、チップの組み立て実装（パッケージ）をし、最後に出荷テストを行い、検査良品が市場に向けて出荷される。

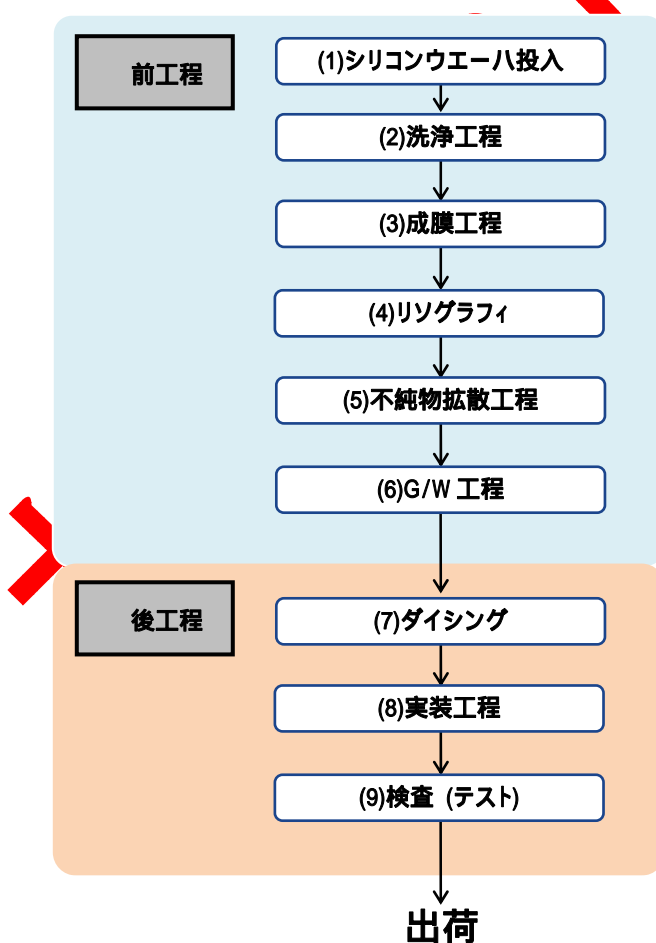


図1.1 LSI製造工程フロー

1 - 1 前工程

(1) シリコンウエーハ投入

LSI 特性に合致したシリコンウエーハ（基板厚み、基板抵抗率、結晶方位など）を考慮し選定する。

次にウエーハサイズを決定する。例えば 10〔mm〕四方のチップでは 200〔mm〕ウエーハで約 280 個、300〔mm〕ウエーハで 650 個のチップ数を取ることができるため、ウエーハの大口径化は量産効果が大きく、コスト削減戦略として現在は 300〔mm〕径のウエーハが主流となってきている。

(2) 洗浄工程

ウエーハを洗浄し、ゴミ、金属汚染、有機汚染、油脂、自然酸化膜などの汚れを除去する。ウエーハ上に作り込まれる半導体素子が微細で、ゴミ等による配線断線や短絡などの原因となることから、LSI の製造前工程では非常に清潔な環境が必要とされている。

(3) 成膜工程

シリコンウエーハ上に LSI をつくるとき、それを構成するトランジスタ素子構造上での電気的分離（絶縁膜）や配線（金属配線膜）の形成には、それぞれの素材となる酸化シリコンやアルミニウムなどの層（膜）をつくる必要がある。成膜の方法には、大きく分けて「スパッタ」、「CVD」、「熱酸化」の三つがある。

(4) リソグラフィ

リソグラフィは、もともと平版印刷技術を語源とし、LSI 分野では、シリコンウエーハや成膜された薄膜を加工するために必要な写真触刻工程（フォトリソグラフィ）をさす。実際にはシリコンウエーハや成膜した薄膜を露光、現像とエッチング技術によって加工する工程である。

(5) 不純物拡散工程

半導体を構成するために必要な P 型や N 型の半導体領域を形成するため、不純物（ボロンやリンなど）をウエーハ全面あるいは表面の一部に添加（堆積）し、その後シリコン内部に熱処理等を行い不純物を広く分布させる工程である。

(6) G/W 工程

Good Chip / Wafer の略で、前工程にて出来上がったウエーハ上の一つ一つのペレットに対しプローブを当て、そのペレットが良品であるか、不良品であるかをテストする。P / Wということもある。

1 - 2 後工程

(1) ダイシング

G/W 実施後のウエーハを LSI チップの寸法に合わせ、縦・横にカットして、1個1個のチップ（ダイ）に切り分ける。ダイシングは、シリコンウエーハを正確にペレット状に切断していく。まずシリコンウエーハを切り離しに適した厚さ（数十～数百ミクロン）まで研磨して薄くする。シリコンウエーハの裏にUV テープを貼り付けて台に固定する。スクライブ線に沿ってブレることを防止するために、レーザーでガイドとなる溝を入れてから、切り離しにはダイヤモンドの微粒を貼り付けた極薄の円形刃のダイヤモンドブレードを高速回転させて正確に切断する。

(2) 実装工程

ダイシングが完了し、G/W にて良品となったチップをリードフレームなどの回路基板に1個1個導電性接着剤でアイランドに貼り付け、チップが外部との電気信号のやり取りを行うためにICチップの表面外周部に配置されたボンディングパッドとリードフレーム側のリード電極を金やアルミなどの細線を一本ずつボンディングで接続する。最近では、ワイヤではなくLSI上にパンブ専用パッドを設けて、半田パンブで接続することが多くなってきた。

(3) 検査(テスト)

後工程にて組みあがったLSIに故障がないか、全数に対して専用テスターを使って、機能だけでなく電気的特性などのテストを実施する。良品とされたLSIはロット管理されて市場に向けて出荷される。最近では、チップごとにIDを付けてトレーサビリティを向上させている例もある。