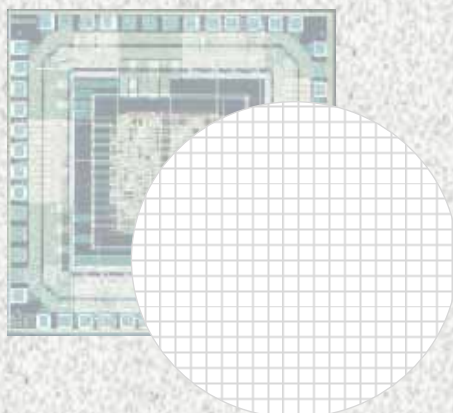


## 第 8 章 開発ツール



# 第 8 章 開発ツール

## 1 . ISE-Spartan 3E

本節は、米国 Xilinx 社が提供する無償の FPGA/CPLD 開発ツールである「ISE WebPACK」の基本的な使用方法をツールの操作や作業手順について説明していく。FPGA 評価ボードが無くて、ISE WebPACK がインストールされていれば、コンフィグレーション以外の作業を体験可能である。

### 1 - 1 開発環境

本節は、以下の環境で作業を行っていく。

- ・ OS : Windows Vista Home Premium ( 32bit )
- ・ CPU : Intel Core2Duo T5500 ( 1.66GHz )
- ・ 使用ツール : ISE WebPACK Version10.1

例題として選定したデバイス( Spartan3E XC3S500E FG32 )を用いて、仕様を満たすように FPGA をプログラミングする。FPGA 評価ボード上のクロック周波数が 50MHz である事から、FPGA 内で構成する回路を二つのモジュールに分割する。一つは実際に LED を点灯させる 8bit カウンタ回路部。もう一つは目視可能な周波数までクロック周波数を分周する分周回路部である。以降、FPGA 内の回路設計について、Xilinx-ISE ツールの使用方法を示しながら進めていく。

### 1 - 3 回路記述

ここでは FPGA に実装する回路を Verilog-HDL を用いて記述する。モジュール構成は図 1 . 1 に示す通りで、最上位階層(FPGA そのものを表現した階層)に各モジュールを下位モジュールとして接続した構成とする。

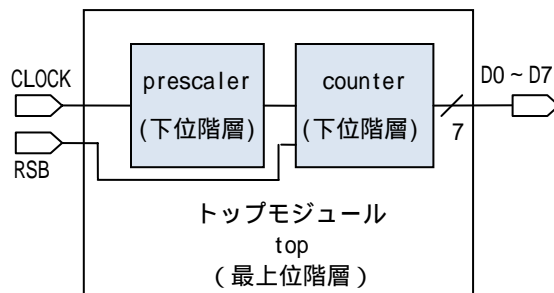


図 1 . 1 回路例のモジュール構成

### 3 . 1 Xilinx-ISE を起動

まず、Xilinx-ISEを起動する。デスクトップから [スタート] [プログラム] [Xilinx ISE Design Suite 10.1] [ISE] [Project Navigator]と選択する。Xilinx-ISEが起動すると 図 1 . 3 の起動画面が現れる。

Xilinx-ISE のバージョンにより変わり、10.1 はバージョンを表す。

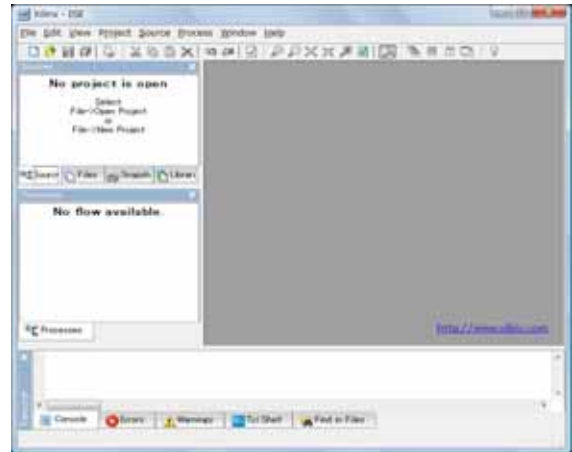


図 1 . 2 起動画面

### 3 . 2 プロジェクトファイルの新規作成

メニューから [File]-[New Project]と選択し、図 1 . 4 の新規プロジェクト作成ウィザードを立ち上げる。プロジェクト名を記入するが、プロジェクト名は自由につけてよいため、ここでは lightingLED とする。

このマニュアルでは Verilog-HDL を用いた回路設計を行うので、Top-level source type は[HDL]を選択する。

Next をクリックすると図 1 . 5 の画面に切り替わる。この画面では、FPGA デバイスや使用するシミュレータの設定を行う。各項目の内容は、実際に使用する FPGA パッケージや使用したいシミュレータによって異なる。

今回は以下のように設定する。

- ・ Product Category : All
- ・ Family : Spartan3E
- ・ Device : XC3S500E
- ・ Package : FG320

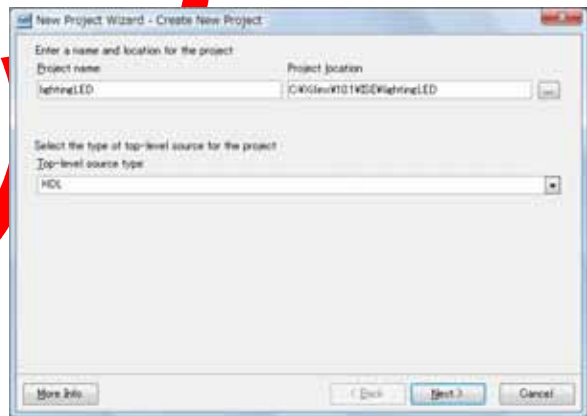


図 1 . 3 プロジェクトファイル作成 1

## 第 8 章 開発ツール

- ・ Speed : -4
  - ・ Top-Level Source Type : HDL
  - ・ Synthesis Tool : XST ( VHDL/Verilog )
  - ・ Simulator : ISE Simulator ( HDL/Verilog )
  - ・ Preferred Language : Verilog
  - ・ Enable Enhanced Design Summary : オン
- その他はデフォルトのままにする。

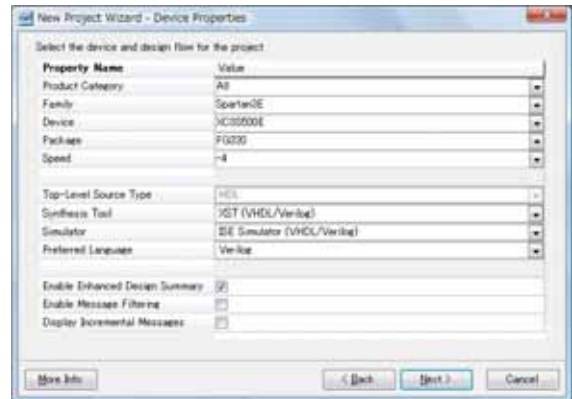


図 1 . 5 プロジェクトのデバイスプロパティ

使用シミュレータは自由であるが、ここでは[ISE Simulator]を選択する。[Next]をクリックすると図 1 . 6 の画面に切り替わる。この画面では、プロジェクトにソースファイルを新規に追加できるが、今回は後で追加するので、[Next]を選択する。

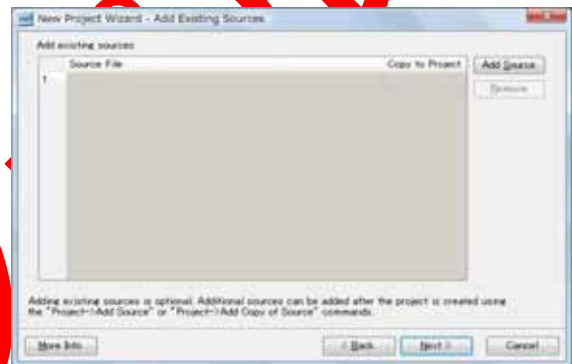


図 1 . 6 プロジェクトファイル作成 2

図 1 . 7 の画面では、既存のソースファイルを開いているプロジェクトに追加できる。今回は全てのソースファイルを新規に作成するので、[Next]をクリックする。



図 1 . 7 プロジェクトファイル作成 3